

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2000114178 A

(43) Date of publication of application: 21 . 04 . 00

(51) Int. Cl.

H01L 21/205

H01L 33/00

(21) Application number: 10258868

(71) Applicant: SHOWA DENKO KK

(22) Date of filing: 11 . 09 . 98

(72) Inventor: NISHINAGA SHO

(30) Priority: 06 . 08 . 98 JP 10223281

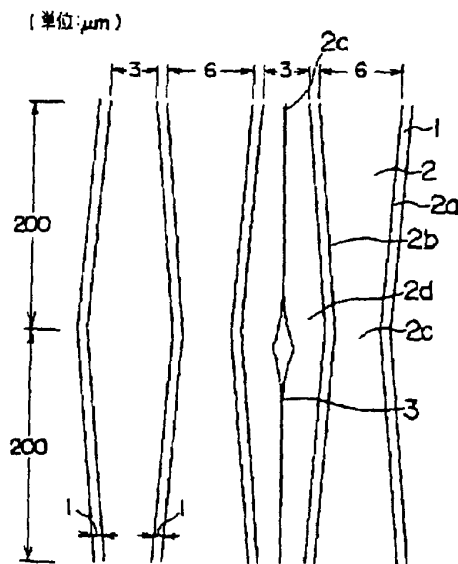
(54) SEMICONDUCTOR SUBSTRATE

COPYRIGHT: (C)2000,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To substantially reduce generation of crystal defects by forming masks constituted of insulating material thin films or high-melting point metal thin films on a substrate, and obtaining III-V compound semiconductor epitaxial growth layers which are formed integrally body on the masks.

SOLUTION: A high-temperature GaN epitaxial growth layer is laminated as a base layer on a (0001) face of sapphire via a low-temperature GaN buffer layer. An SiO₂ film is formed on the base layer. The SiO₂ film is subjected to photolithography, and a pattern having linear exposure parts 1 and mask parts 2 is formed on the almost the whole surface of a substrate. At this time, the width of a narrow part 2c of the mask part 2 is set at about 3 μm, the width of a wide part 2d is made about 6 μm, the length between one refraction point of the mask part 2 and the next refraction point is set at about 400 μm, and a mask boundary angle is set at about 0.43 degrees. GaN epitaxial growth films are grown on the pattern and are bonded to the GaN growth layer, on the mask part 2.



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2000-114178
(P2000-114178A)

(43)公開日 平成12年4月21日(2000.4.21)

(51)Int.Cl. ⁷	識別記号	F I	テームト(参考)
H 0 1 L 21/205		H 0 1 L 21/205	5 F 0 4 1
33/00		33/00	C 5 F 0 4 5

審査請求 未請求 請求項の数12 O L (全 9 頁)

(21)出願番号 特願平10-258868
(22)出願日 平成10年9月11日(1998.9.11)
(31)優先権主張番号 特願平10-223281
(32)優先日 平成10年8月6日(1998.8.6)
(33)優先権主張国 日本(J P)

(71)出願人 000002004
昭和電工株式会社
東京都港区芝大門1丁目13番9号
(72)発明者 西永 頌
千葉県柏市南逆井4-11-4
(74)代理人 100094237
弁理士 矢口 平
Fターム(参考) 5F041 AA40 CA23 CA40 CA46 CA65
CA74
5F045 AA04 AB10 AB14 AB17 AB32
AB33 AF02 AF03 AF09 AF12
AF13 AF20 BB12 DA53

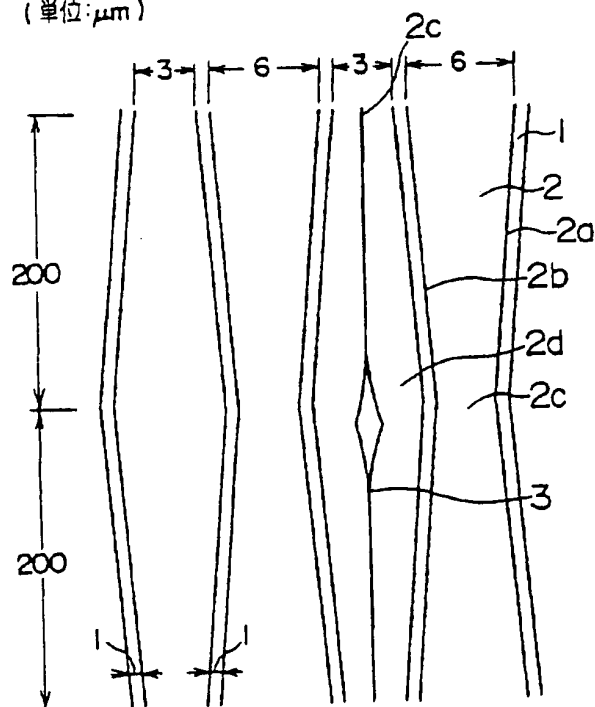
(54)【発明の名称】 半導体基板

(57)【要約】

【課題】 高性能電子素子を得るためには、良質の結晶基板が必要であるが、格子定数が同じで結晶欠陥も少なく、しかも安価と3拍子そろった単結晶基板は得られていない。

【解決手段】 比較的格子定数が近似しており、安価に得られるアルミナやSiを素材とし、素材基板の上に所定の角度をもった複数の細線スリットを有する絶縁マスクを設け、該細線スリットを介して目的とするIII-V族半導体結晶を横方向エピタキシャル成長させる。このようにして得られたエピタキシャル成長層はEPDが極めて低く、半導体素子用基板として極めて有用であり、この基板を使用すれば高性能電子素子を得ることが可能となる。

(単位: μm)



【特許請求の範囲】

【請求項1】 単結晶基板上に互いに0度を越える角度をなす複数の細線状の露出部を有する絶縁物薄膜または高融点金属薄膜からなるマスクを具備し、該複数の露出部を起点としてIII-V族化合物半導体を成長させ、該マスク上で接合一体化させたIII-V族化合物半導体エピタキシャル成長層を有することを特徴とする半導体基板。

【請求項2】 単結晶基板上にIII-V族化合物半導体成長層からなる基底層を備え、該基底層上に互いに0度を越える角度をなす複数の細線状の露出部を有する絶縁物薄膜または高融点金属薄膜からなるマスクを具備し、該複数の露出部を起点としてIII-V族化合物半導体をエピタキシャル成長させ、該マスク上で接合一体化させたIII-V族化合物半導体エピタキシャル成長層を有することを特徴とする半導体基板。

【請求項3】 細線状の露出部がV字型をなすことを特徴とする請求項1または請求項2に記載の半導体基板。

【請求項4】 単結晶基板上に、単一閉曲線からなる複数の露出部を有する絶縁物薄膜または高融点金属薄膜からなるマスクを具備し、隣接した該露出部を起点として該露出部間のマスク上に成長させ該マスク上で接合一体化したIII-V族化合物半導体エピタキシャル成長層を有する半導体基板であって、該隣接露出部間のマスク部と各露出部とがなす2つの境界線が作る角度が0度を越える角度であることを特徴とする半導体基板。

【請求項5】 単結晶基板上にIII-V族化合物半導体成長層からなる基底層を備え、該基底層上に単一閉曲線からなる複数の露出部を有する絶縁物薄膜または高融点金属薄膜からなるマスクを具備し、隣接した該露出部を起点として該露出部間のマスク上に成長させ該マスク上で接合一体化したIII-V族化合物半導体エピタキシャル成長層を有する半導体基板であって、隣接露出部間のマスク部と各露出部とがなす2つの境界線が作る角度が0度を越える角度であることを特徴とする半導体基板。

【請求項6】 単結晶基板上に少なくとも1対の隣接する直線状の2辺を有し、この2辺のなす角度が250度以上358度以下である単一閉直線からなる露出部を有する絶縁物薄膜または高融点金属薄膜からなるマスクを具備し、該マスク上の前記2辺を三角形の2辺とするマスク部上で接合一体化させたIII-V族化合物半導体エピタキシャル成長層を有することを特徴とする半導体基板。

【請求項7】 単結晶基板上にIII-V族化合物半導体成長層からなる基底層を備え、該基底層上に少なくとも1対の隣接する直線状の2辺を有し、この2辺のなす内角が250度以上、358度以下である単一閉曲線からなる露出部を有する絶縁物薄膜または高融点金属薄膜からなるマスクを具備し、該マスク上の前記2辺を三角形の2辺とするマスク部上で接合一体化させたIII-V族

化合物半導体エピタキシャル成長層を有することを特徴とする半導体基板。

【請求項8】 単結晶基板上に、少なくとも一対の2つの直角三角形よりなる露出部を有し、この2つの直角三角形は互いに線対称に配置され、この2つの直角三角形の内の1つの直角三角形の直交する2辺は他の直角三角形の直交する2辺と互いに一つの直線上に有るかまたは並行である様に配置され、この一対の2つの直角三角形の2つの斜辺のなす内角が250度以上、358度以下である絶縁物薄膜または高融点金属薄膜からなるマスクを具備し、該マスク上の前記2辺を三角形の2辺とするマスク部上で接合一体化させたIII-V族化合物半導体エピタキシャル成長層を有することを特徴とする半導体基板。

【請求項9】 単結晶基板上に、III-V族化合物半導体成長層からなる基底層を備え、該基底層上に少なくとも一対の2つの直角三角形よりなる露出部を有し、この2つの直角三角形は互いに線対称に配置され、この2つの直角三角形の内の1つの直角三角形の直交する2辺は他の直角三角形の直交する2辺と互いに一つの直線上に有るかまたは並行である様に配置され、この一対の2つの直角三角形の2つの斜辺のなす内角が250度以上、358度以下である絶縁物薄膜または高融点金属薄膜からなるマスクを具備し、該マスク上の前記2辺を三角形の2辺とするマスク部上で接合一体化させたIII-V族化合物半導体エピタキシャル成長層を有することを特徴とする半導体基板。

【請求項10】 単結晶基板がサファイア基板であることを特徴とする請求項1から請求項9に記載の半導体基板。

【請求項11】 単結晶基板がシリコン基板であることを特徴とする請求項1から請求項9に記載の半導体基板。

【請求項12】 基底層及び基底層上のIII-V族化合物半導体エピタキシャル成長層がIII族窒化物結晶であることを特徴とする請求項1から請求項9に記載の半導体基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は主としてGa₂N系エピタキシャル成長用に有用な低転位基板に関係するものである。

【0002】

【従来の技術】 Ga₂Nは青色、紫色等の短波長発光素子用結晶として既に製品化され、あるいはより高性能の素子を目指して開発が進められている。また電子デバイスへの応用も研究されている。一方、Ga₂N系結晶はそのエピタキシャル成長用の単結晶基板が無く、現在は主としてサファイア基板上に低温バッファ層を成長させ、その上に高温でGa₂N単結晶層を成長させるという方法

が採用されている。この方法で成長したGa₂N結晶層は基板のサファイアとGa₂Nの間の格子定数の大きな差に起因して極めて多くの結晶欠陥が存在する。一般に欠陥密度は $10^8 \sim 10^{10}/\text{cm}^2$ と言われている。

【0003】この様な欠陥の多い結晶を用いて作製した電子素子は劣化が起きやすい。特に大電流を用いるレーザダイオード(LD)では問題になってくる。この為Ga₂N結晶の欠陥を低減する方法として種々の試みがなされているが、結晶の欠陥を低減する方法の一つに横方向成長がある。例えば特公平6-105797号公報には半導体基板上に絶縁物薄膜または高融点金属薄膜をマスクとし、マスクの一部に細線状の露出部を設け、この露出部を介してエピタキシーによって基板表面に平行な方向に(横方向に)低転位エピタキシャル層を基板全面に成長する技術が開示されている。

【0004】この横方向成長により低転位となる原理を要約すると、部分的に露出部が設けられた絶縁物薄膜または高融点金属薄膜をマスクとして半導体基板表面に形成し、この基板上にエピタキシャル層を成長させる。この時条件を適当に選べば、露出部を種として成長した結晶は薄膜マスク部の表面上に横方向に成長する。この薄膜マスク上の成長層には基板からの転位を直接引き継ぐことがない為無転位ないし、低転位のエピタキシャル成長層が得られるというものである。

【0005】

【発明が解決しようとする課題】しかしながらこの横方向成長においては、隣接する2つの露出部からマスク部の表面に横方向に成長した2つの層が互いに接合した部分で結晶欠陥が発生し易いという問題がある。例えばサファイア基板上のGa₂N単結晶膜に横方向成長によりGa₂N層をMOCVD法によって成長した例(Applied Physics Letters 72巻 2号 1998年、211ページ)が報告されている。同論文の211ページの図1には、エピタキシャル成長層を4 μm エッチングした後の表面状態が示されている。これによるとエピタキシャル成長膜のSiO₂膜マスク部の中央付近に線状のエッチピットが多数見られ、接合が不完全であることを示している。一方同論文では1 μm のエッチングではSiO₂膜マスク部上の領域でエッチピットがほとんど0であり、接合は完全であるとも主張している。いずれにしても接合した部分で欠陥が生成しやすいことを示している。

【0006】

【課題を解決するための手段】本発明は横方向成長において、単結晶表面に形成する絶縁物薄膜部または高融点金属薄膜部(以下マスク部と称する)の形状を特別な形状とすることにより、この様なマスク部上の隣接する露出部からのエピタキシャル成長層の接合部分に現われる結晶欠陥を減少させて、従来より欠陥の少ない結晶層を提供するものである。本発明者はこの横方向成長によるマスク上の接合部分に生じる線状の結晶欠陥の成因を詳

細に検討した結果、本発明に到達した。横方向成長において露出部と隣接するマスク部は通常平行な線状に形成され、隣接した露出部から成長した成長層の最前部(以下成長前線と称する)は平行に進行し、2つの成長前線の接触はマスク部のほぼ中央部で成長前線の全長にわたって起きる。

【0007】しかしながら、接触は成長前線の全長で全く同時に起きるのではなく、わずかな成長の遅速により、成長前線の多数の点で起きる。この接触部の隣接する2つの接触点の間の領域は、これまでマスク上にいわば2次的に自由な面で成長してきた領域とは異なり、2つの接触点によって閉ざされた狭い領域となる。この狭い閉ざされた領域を埋めていく時に格子のずれが起これば結晶欠陥を誘発する。本発明者は上記の成長前線のマスク部上の接触点を1点に、あるいはより少なくすることで発生する結晶欠陥が大幅に減少することを見いだした。

【0008】本発明の半導体基板の製造方法について説明する。単結晶基板材料としてはシリコンや化合物半導体等の半導体単結晶のほかに入手容易なサファイア($\alpha\text{-Al}_2\text{O}_3$)やSiC等も使用することができる。目標とする機能層の格子定数となるべく近似した半導体や酸化物、炭化物の中から選択する。例えば機能層がGa₂Nの場合はサファイアの(0001)面を利用することができる。あるいはまた、これら半導体や酸化物、炭化物基板材料の上の全面に、III-V族化合物半導体からなる基底層を成長させたものを新たな基板材料とすることもできる。この基底層は基板と格子整合していないが、特公昭62-29397で開示されているような多結晶または非晶質層を介して成長することができる。しかしながら当然多数の格子欠陥を含んでいる。

【0009】次にこの基板或は基板上に設けた基底層の上の全面にスパッタ法、真空蒸着法、イオンプレーティング法等の薄膜形成手段を用いて、SiO₂、Si₃N₄、Al₂O₃等の絶縁物薄膜、またはMo、Pd、Ta、Ni等の高融点金属薄膜からなるマスクを形成する。薄膜の厚さは0.003~0.4 μm あれば良い。次にリソグラフィ法等の手段を用いて薄膜マスクに幅0.1~2 μm の細線状の露出部(スリット)を形成する。スリットの長さは10~4000 μm とし、マスク全面に分布するように形成する。

【0010】この際互いに隣接する露出部を平行に作るのではなく、角度を持たせて構成する。即ちマスク部の幅を同じにするのではなく、幅の広い部分と狭い部分を設けるように構成する。マスクの作り方を図を用いて説明する。

【0011】図1は本発明で使用するマスクパターンの一例である。図において、幅の狭い部分が薄膜をエッチング除去して形成した露出部1で、幅の広い部分がマスク部2である。図1の例では露出部、マスク部共200

μm 毎に折れ曲がった形状で、縦方向では連続している。このようなマスクパターンを $20\text{mm} \times 20\text{mm}$ の基板全面にわたり繰り返して形成する。図中矢印で挟んだ数値は寸法を示し、単位は μm である。図の例ではマスクの両縁2a、2bのなす角度は約 0.86° となる。つまり、隣接する露出部1は約 0.86° の傾きをもって形成されている。

【0012】このようなマスクを備えた基板上に半導体結晶をエピタキシャル成長させると、露出部1を起点としてマスク部2上に向けて横方向に成長し、先ずマスク幅の狭い2c領域で接触し、以後成長前線3はマスク部2上の幅の広い部分2d領域に向けて移動し、ついにはマスク部2上で一体化したエピタキシャル成長層が得られる。本発明による基板の断面構造を図2に示す。図において10は半導体基板、11は単結晶基板、12は基底層、13はマスク部、14はエピタキシャル成長層から構成されている。

【0013】マスク部2の両縁2a、2bのなす角度（以下、この角度をマスク境界角度と称する）を 0° 度を越える角度、望ましくは 0.3° 以上の角度とする様に形成すると、隣接した露出部を種として成長した層がマスク部2上で接触する部分はマスク部の幅の最も狭い部分となり、接触部を1ヶ所にすることが出来る。1ヶ所で接触した後、成長が進んで行くと、接触箇所は1ヶ所のままで、マスク上を成長層が広がって行き、格子のずれは起きることが無く、良質の横方向成長層が得られる。この時、上記角度を小さく取りすぎると接触点を1点にすることが出来ない。また、図7に示すように上記角度を数十度にとりV字型にスリットを形成すると面発光型素子用に有用なものとなる。しかし本発明の主たる用途と考えられるレーザダイオードの活性部分の大きさは端面発光型で数 $\mu\text{m} \times$ 数百 μm 角、面発光型で数十 μm 角であるので、この大きさの低転位結晶層を形成する為には、必ずしも基板全面にわたる長さで接触点を1点にする必要はなく、数十ないし数百 μm の長さで1点とすることで実用上の要求は満たされる。従って露出部分の長さを数 $10 \sim 1000\mu\text{m}$ とし、幅を約 $1\mu\text{m}$ 程度のジグザグ状に形成するのが最も実用的である。

【0014】これまでの説明では露出部を細いスリット状に形成した例について説明したが、必ずしもスリット状である必要はなく、エピタキシャル成長の先端が一直線上で同時に並ばなければよい。上記説明では半導体基板全面に連続して横方向成長膜を形成する事を基本にした方法を示したが、比較的小さい領域の良質な横方向成長膜を基板全面に作製する場合には、図8、図9に示すような逆楔形の露出部（窓）を基板全面に設けたマスクを用いて成長させる方法が有効である。良質膜を達成する原理は先に説明した細線状の窓の場合と全く同様で、角度を持ったマスク上での成長膜が接合する時、接触点を1点とする事で良質の成長膜が図8、図9のマスク部

2の上に形成される。この様にして形成された低欠陥膜の領域は細線状の窓を利用した場合より狭い場合があるが、主たる用途と考えられる端面反射型レーザあるいは面発光レーザへの応用にとっては充分な良質結晶膜の面積を与える事が出来る。また図8、図9において露出部1の縁線A、Bの外側方向に成長した成長層は、本発明の要件を満たさない成長層となるから本来は不要であるが、A、Bの方向を結晶の低指数面と一致させると、A、Bの外側への成長を抑制する事が出来て都合がよい。

【0015】さらに、上記逆楔形が2つの部分に分離したとも見なせる図10、図11に示す様な2つの窓部の間のマスク部2上に成長させる事も有効である。

【0016】露出部1の2つの直線のなる角度は、 250° 以上 358° 以下が適当である。要すれば2つの直線が平行ではなく、わずかに角度を持って構成されていればよい。角度が 250° を下回ると擬三角形のマスク部の頂角角度が大き過ぎて、本発明の効果が発揮できない。内角が 358° を越えると良質成長膜の幅が狭くなり過ぎて利用範囲が限られる。

【0017】

【作用】本発明は絶縁膜上に設けた微小露出部を起点として結晶を横方向成長させ、結晶欠陥の伝播を絶縁膜で遮断して結晶欠陥を低く抑えた基板を利用するものである。GaN系のごとく、結晶欠陥の少ない基板が得られない結晶をエピタキシャル成長させて電子素子を作る場合、単結晶基板を用い、その上に上記横方向成長を利用して結晶欠陥の少ないエピタキシャル結晶を成長させ、これを基板としてエピタキシャル成長法を使用して機能結晶層を形成すれば、結晶欠陥の極めて少ないモビリティの高いエピタキシャル成長層が得られ高性能な電子素子が得られる。

【0018】

【実施例】以下実施例を用いて説明する。

（実施例1） $20\text{mm} \times 20\text{mm}$ のサファイヤの（0001）面上に基底層として低温Ga_{0.9}N_{0.1}バッファ層を介して高温Ga_{0.9}N_{0.1}エピタキシャル成長層を積層する。上記基底層上にCVDによって厚さ $0.2\mu\text{m}$ のSiO₂膜を形成する。このSiO₂膜に通常のフォトリソグラフによって、図3に示す線状の露出部1とマスク部2を持ったパターンを基板のほぼ全面に形成した。この時、マスク部2の狭い部分2cの幅を $3\mu\text{m}$ 、広い部分2dの幅を $6\mu\text{m}$ 、マスク部2の1つの屈折点と次の屈折点までの長さを $400\mu\text{m}$ とした。また露出部1の幅は $1\mu\text{m}$ とした。この場合、マスク境界角度は約 0.43° となる。

【0019】この上にMOCVD法によってGa_{0.9}N_{0.1}エピタキシャル成長膜を $6\mu\text{m}$ の厚みに成長させたところ、Ga_{0.9}N_{0.1}成長層はマスク部2上で接合した。このGa_{0.9}N_{0.1}成長層の断面TEM観察に於いて、SiO₂膜マスキング部

上に成長したGa_{0.1}N成長層は露出部に成長した層に比べて転位密度が著しく低減しており、転位密度はおおよそ $1.0 \times 10^5 / \text{cm}^2$ であった。一方マスクされていない露出部1上のGa_{0.1}N成長層の転位密度はおおよそ $10^8 / \text{cm}^2$ であった。さらにマスク部2上の接合部分3は、マスク部2の幅の最も広い部分の接合部を除いて、他のマスク部2上の成長層と概ね同程度の転位密度であった。マスク部2の幅の最も広い部分の接合部の転位密度は露出部1上のGa_{0.1}N成長層と同程度の転位密度であった。

【0020】比較例として実施した、マスク部2の幅を全長にわたって $3 \mu\text{m}$ とし、幅 $1 \mu\text{m}$ の露出部1を互いに平行に形成した他は実施例1と全く同様に成長させたGa_{0.1}N成長層のマスク部2上のGa_{0.1}N成長層の接合部分3の転位密度は露出部1上と同程度であった。

【0021】（実施例2）実施例1と同様の基板上の基底層上に、実施例1と同様のSiO₂膜パターンをほぼ全面に形成し、この上にHVPE（ハイドライド気相成長法）によってGa_{0.1}Nエピタキシャル成長膜を $20 \mu\text{m}$ の厚さに成長させたところ、成長層はマスク部2上で接合した。このGa_{0.1}N成長層の断面TEM観察によれば、SiO₂膜マスク部2上に成長したGa_{0.1}Nエピタキシャル層は露出部1上に成長したGa_{0.1}N層に比べて転位密度が著しく低減しており、転位密度の数はおおよそ $1.5 \times 10^5 / \text{cm}^2$ であった。一方マスクされていない露出部1上のGa_{0.1}N成長層の転位密度はおおよそ $10^8 / \text{cm}^2$ であった。さらにマスク部2上の接合部分3は、マスク部2の幅の最も広い部分の接合部を除いて他のマスク部2上のGa_{0.1}N成長層と概ね同程度の転位密度であった。マスク部2上の幅の最も広い部分の接合部の転位密度は、露出部1上の成長層と同程度の転位密度であった。

【0022】（実施例3）実施例1と同様の基板上の基底層上に、スパッタ法によって厚さ $0.02 \mu\text{m}$ のプラジウム膜を形成した。実施例1と同様のパターンを 20mm 角の基板全面に形成した。この上にMOCVD法によってAl_{0.1}Ga_{0.9}Nエピタキシャル成長膜を $6 \mu\text{m}$ の厚さに成長させたところ、成長層はマスク部2上で接合した。この成長層の断面TEM観察によれば、SiO₂膜マスク部2上に成長したAl_{0.1}Ga_{0.9}Nエピタキシャル成長層は露出部1上に成長した層に比べて転位密度が著しく低減しており、転位密度はおおよそ $7.0 \times 10^5 / \text{cm}^2$ であった。一方マスクされていない露出部1上のAl_{0.1}Ga_{0.9}N成長層の転位密度はおおよそ $10^8 / \text{cm}^2$ であった。さらにマスク部2上の接合部分3は、マスク部2の幅の最も広い部分の接合部を除いて他のマスク部2上のAlGa_{0.9}N成長層と概ね同程度の転位密度であった。マスク部2の幅の最も広い部分の接合部の転位密度は露出部1上のAl_{0.1}Ga_{0.9}N成長層と同程度の転位密度であった。

【0023】比較例として実施した、マスク部2の幅を全長にわたって $3 \mu\text{m}$ とし、露出部1の幅を $1 \mu\text{m}$ として互いに平行に形成した他は実施例1と全く同様に成長させたAl_{0.1}Ga_{0.9}N成長層のマスク部2上の接合部の転位密度は露出部分と同程度であった。

【0024】（実施例4）実施例1と同様の基板上の基底層上にCVDによって厚さ $0.2 \mu\text{m}$ のSiO₂膜を形成した。通常のフォトリソグラフによって、図4に示す線状の露出部1とマスク部2を持ったパターンを 20mm 角の基板のほぼ全面に形成した。この時、マスク部2の狭い部分2cの幅を $4 \mu\text{m}$ 、広い部分2dの幅を $8 \mu\text{m}$ 、マスク部2の1つの屈折点と次の屈折点までの長さを $100 \mu\text{m}$ とした。また露出部1の幅は $1 \mu\text{m}$ とした。この場合、マスク境界角度は 2.29° となる。この上にMOCVD法によってGa_{0.1}Nエピタキシャル成長膜を $12 \mu\text{m}$ の厚さに成長させたところ、Ga_{0.1}N成長層はマスク部2上で接合した。このGa_{0.1}N成長層の断面TEM観察によれば、SiO₂膜マスク部2上のGa_{0.1}Nエピタキシャル成長層は露出部1に成長したGa_{0.1}N層に比べて転位密度が著しく低減しており、転位密度の数はおおよそ $1.3 \times 10^5 / \text{cm}^2$ であった。一方マスクされていない露出部1上のGa_{0.1}N成長層の転位密度はおおよそ $10^8 / \text{cm}^2$ であった。さらにマスク部2上の接合部分3は、マスク部2の幅の最も広い部分の接合部を除いて他のマスク部2上のGa_{0.1}N成長層と概ね同程度の転位密度であった。マスク部2の幅の最も広い部分の接合部の転位密度は、露出部1上のGa_{0.1}N成長層と同程度の転位密度であった。

【0025】（実施例5） $20 \text{mm} \times 20 \text{mm}$ のサファイアの（0001）面上にCVDによって厚さ $0.2 \mu\text{m}$ のSiO₂膜を形成する。このSiO₂膜に通常のフォトリソグラフによって、図3に示す線状の露出部1とマスク部2を持ったパターンを基板のほぼ全面に形成した。この時、マスク部2の狭い部分2cの幅を $3 \mu\text{m}$ 、広い部分2dの幅を $6 \mu\text{m}$ 、マスク部2の1つの屈折点と次の屈折点までの長さを $400 \mu\text{m}$ とした。また露出部1の幅は $1 \mu\text{m}$ とした。この場合、マスク境界角度は約 0.43° となる。

【0026】この上にMOCVD法によってGa_{0.1}Nエピタキシャル成長膜を $6 \mu\text{m}$ の厚みに成長させたところ、Ga_{0.1}N成長層はマスク部2上で接合した。このGa_{0.1}N成長層の断面TEM観察によれば、SiO₂膜マスク部2上に成長したGa_{0.1}N成長層は露出部に成長した層に比べて転位密度が著しく低減しており、転位密度はおおよそ $1.0 \times 10^8 / \text{cm}^2$ であった。一方マスクされていない露出部1上のGa_{0.1}N成長層の転位密度はおおよそ $1 \times 10^{10} / \text{cm}^2$ であった。さらにマスク部2上の接合部分3は、マスク部2の幅の最も広い部分の接合部を除いて、他のマスク部2上の成長層と概ね同程度の転位密度であった。マスク部2の幅の最も広い部分の接合部の転

位密度は露出部1上のGa_{0.5}N成長層と同程度の転位密度であった。

【0027】比較例として実施した、マスク部2の幅を全長にわたって3 μ mとし、幅1 μ mの露出部1を互いに平行に形成した他は実施例1と全く同様に成長させたGa_{0.5}N成長層のマスク部2上のGa_{0.5}N成長層の接合部3の転位密度は露出部1上と同程度であった。

【0028】(実施例6) 20mm \times 20mmのサファイアの(0001)面上に基底層として低温Ga_{0.5}Nバッファ層を介して高温Ga_{0.5}Nエピタキシャル成長層を積層する。上記基底層上にCVDによって厚さ0.2 μ mのSiO₂膜を形成する。このSiO₂膜に通常のフォトリソグラフによって、図5に示す線状の露出部1とマスク部2を持ったパターンを基板のほぼ全面に形成した。この時、マスク部2の狭い部分2cの幅を6 μ m、広い部分2dの幅を12 μ m、マスク部2の1つの屈折点と次の屈折点までの長さを30 μ mとした。また露出部1の幅は1 μ mとした。この場合、マスク境界角度は約11.3度となる。

【0029】この上にMOCVD法によってGa_{0.5}Nエピタキシャル成長膜を15 μ mの厚みに成長させたと、Ga_{0.5}N成長層はマスク部2上で接合した。このGa_{0.5}N成長層の断面TEM観察によれば、SiO₂膜マスク部2上に成長したGa_{0.5}N成長層は露出部1上に成長した層に比べて転位密度が著しく低減しており、転位密度はおおよそ $1.5 \times 10^5 / \text{cm}^2$ であった。一方マスクされていない露出部1上のGa_{0.5}N成長層の転位密度はおおよそ $2 \times 10^8 / \text{cm}^2$ であった。さらにマスク部2上の成長前線3は、マスク部2の幅の最も広い部分の接合部を除いて、他のマスク部2上の成長層と概ね同程度の転位密度であった。マスク部2の幅の最も広い部分の接合部の転位密度は露出部1上のGa_{0.5}N成長層と同程度の転位密度であった。

【0030】(実施例7) 20mm ϕ のSi(100)面上に基底層として通常のMBE法により、厚さ2 μ mのGaAsバッファ層を積層させた。上記基底層上にCVDによって厚さ0.2 μ mのSiO₂膜を形成した。このSiO₂膜に通常のフォトリソグラフによって、図8に示す逆楔形状の露出部1を基板のほぼ全面に形成した。この時、露出部1の長辺Aを140 μ m、長辺Aと直交する短辺Bを100 μ m、逆楔形の辺C1、C2を120 μ m、辺Cと辺Aとは辺Aと直交する5 μ mの辺bを介して接している。この辺C1とC2とのつくる内角は約315度である。この逆楔形露出部1を該基板の全面に通常のフォトリソグラフ法によって形成した。

【0031】この上にGaを溶媒とする通常のスライドボード液相エピタキシャル法によってGaAsのエピタキシャル成長膜を9 μ mの厚みに成長させたと、GaAs成長層はマスク部2上で接合した。このGaAs

成長層のEPD(エッチ・ピット・デンシティ)観察によれば、SiO₂膜マスク部2上に成長したGaAs成長層は露出部1上に成長した層に比べて転位密度が著しく低減してEPDは観察されなかった。一方マスクされていない露出部1上のGaAs成長層の転位密度はおおよそ $10^5 / \text{cm}^2$ であった。さらにマスク部2上の成長前線3は、他のマスク部2上の成長層と同様にEPDは観察されなかった。

【0032】(実施例8) 20mm \times 20mmのサファイアの(0001)面上に基底層として低温Ga_{0.5}Nバッファ層を介して高温Ga_{0.5}Nエピタキシャル成長層を積層した。上記基底層上にCVDによって厚さ0.2 μ mのSiO₂膜を形成した。このSiO₂膜に通常のフォトリソグラフによって、図9に示す逆楔形状の露出部1を基板のほぼ全面に形成した。この時、露出部の長辺Aを40 μ m、長辺Aと直交する短辺Bを30 μ m、逆楔形の辺Cを20 μ m、辺Cと辺Aとは辺Aと直交する2 μ mの辺bを介して接している。この辺C1とC2とのつくる内角は約308度である。この逆楔形露出部を該基板の全面に通常のフォトリソグラフ法によって形成した。

【0033】この上にMOCVD法によってGa_{0.5}Nエピタキシャル成長膜を16 μ mの厚みに成長させたと、Ga_{0.5}N成長層はマスク部2上で接合した。このGa_{0.5}N成長層の断面TEM観察によれば、SiO₂膜マスク部2上に成長したGa_{0.5}N成長層は露出部1上に成長した層に比べて転位密度が著しく低減しており、転位密度はおおよそ $1.0 \times 10^5 / \text{cm}^2$ であった。一方マスクされていない露出部1上のGa_{0.5}N成長層の転位密度はおおよそ $10^8 / \text{cm}^2$ であった。さらにマスク部2上の成長前線3は他のマスク部2上の成長層と概ね同程度の転位密度であった。マスク部2の幅の最も広い部分の接合部の転位密度は露出部1上のGa_{0.5}N成長層と同程度の転位密度であった。

【0034】(実施例9) 20mm ϕ のSi(100)面上に基底層として通常のMBE法による2 μ mのGaAsバッファ層を積層させた。上記基底層上にCVDによって厚さ0.2 μ mのSiO₂膜を形成した。このSiO₂膜に通常のフォトリソグラフによって、図10に示す線対称に配置された2つの合同な直角三角形を1対とする露出部1を基板のほぼ全面に形成した。この時、直角三角形の長辺A1及びA2を120 μ m、長辺と直交する短辺B1及びB2を60 μ m、斜辺C1及びC2を134 μ mとした。この辺C1とC2とのつくる角度は約60度である。

【0035】この上にGaを溶媒とする通常のスライドボード液相エピタキシャル法によってGaAsのエピタキシャル成長膜を9 μ mの厚みに成長させたと、GaAs成長層はマスク部2上で接合した。このGaAs成長層のEPD(エッチ・ピット・デンシティ)観察に

よれば、 SiO_2 膜マスク部2上に成長したGaAs成長層は露出部上に成長した層に比べて転位密度が著しく低減してEPDは観察されなかった。一方マスクされていない露出部1上のGaAs成長層の転位密度はおおよそ $10^5/\text{cm}^2$ であった。さらにマスク部2上の成長前線3は、他のマスク部2上の成長層と同様にEPDは観察されなかった。

【0036】(実施例10) 20mm×20mmのサファイアの(0001)面上に基底層として低温GaNバッファ層を介して高温GaNエピタキシャル成長層を積層する。上記基底層上にCVDによって厚さ0.2μmの SiO_2 膜を形成する。この SiO_2 膜に通常のフォトリソグラフによって、図10に示す線対称に配置された2つの合同な直角三角形を1対とする露出部を基板のはほぼ全面に形成した。この時、直角三角形の長辺A1及びA2を40μm、長辺と直交する短辺B1及びB2を10μm、斜辺C1及びC2を41μmとした。この辺C1とC2とのつくる角度は約37度である。

【0037】この上にMOCVD法によってGaNエピタキシャル成長膜を16μmの厚みに成長させたところ、GaN成長層はマスク部2上で接合した。このGaN成長層の断面TEM観察によれば、 SiO_2 膜マスク部2上に成長したGaN成長層は露出部上に成長した層に比べて転位密度が著しく低減しており、転位密度はおおよそ $1.0 \times 10^5/\text{cm}^2$ であった。一方マスクされていない露出部1上のGaN成長層の転位密度はおおよそ $10^8/\text{cm}^2$ であった。さらにマスク部2上の成長前線3は他のマスク部2上の成長層と概ね同程度の転位密度であった。

【0038】(マスク境界角度比較例) 実施例1と同様のGaN積層サファイア基板を用いた。この基板上に通常のフォトリソグラフによって、図6に示すパターンを20mm角の基板全面に形成した。この場合、マスク境界角度は0.17度となる。この上にMOCVD(有機金属気相成長法)によってGaNエピタキシャル成長層を20μmの厚さに成長させたところ、GaN成長層はマスク部2上で接合した。このGaN成長層の断面TEM観察によれば、 SiO_2 膜マスク部2上に成長したGaNエピタキシャル層は露出部1に成長したGaN層に比べて転位密度が著しく低減しており、転位密度はおおよそ $1.2 \times 10^5/\text{cm}^2$ であった。一方マスクされていない露出部1上のGaN成長層の転位密度はおおよそ $10^8/\text{cm}^2$ であった。しかしながらマスク部2上の接合部分の転位密度は露出部1上のGaN成長層と同程度の高い転位密度であった。マスクパターンを変更した同様の成長を試みた所、マスク境界角度が0.3度未満になるとマスク部2上の接合部分の転位密度が接合部以外の部分の転位密度より大きくなる部分が出現し、本発明の効果が限定されることが判った。

【0039】実施例11は絶縁物薄膜として SiO_2 膜を用いたが、絶縁物薄膜はこれに限ることはなく、 Si_3N_4 、 TiN 等も用いることが出来る。高融点金属薄膜も実施例に挙げたパラジウムの他に白金、チタン、タングステン等も有効である。またマスクの膜厚は下地の単結晶表面を覆うことが出来れば良く、出来るだけ薄い方が望ましい。下地単結晶膜上に形成するマスクパターンは上記例に示した形状に限らず、マスク部と隣接する2つの露出部1の境界線は曲線であっても本特許の目的に合致させることが出来るのは言うまでもない。実施例には基板全面に同一パターンを形成した例を示したが、基板の一部分に所望のパターンを形成する、あるいは基板上に形成するデバイスの大きさと基板面内での繰り返しピッチに合わせてパターンを形成することもなんら本発明の有効性を妨げるものではない。下地の基底層は実施例に示したGaNに限ることなくAlN、AlGaNでも良く、該単結晶の成長用低温基底層組成もAlN、AlGaNでも良い。

【0040】

【発明の効果】本発明によれば、電子デバイスにおいて機能層を形成するための基板として極めて転位密度の低いものを利用することができ、その上にエピタキシャル成長によって形成する機能層も結晶欠陥の極めて少ない良質の結晶層とすることができる。このような良質結晶の機能層を利用したLEDやLDは電子やホール移動度が大きく、高性能なデバイスが達成できる。

【図面の簡単な説明】

【図1】本発明に使用するマスクの一例と横方向成長過程を示す図である。

【図2】本発明の半導体基板の断面構造を示す図である。

【図3】実施例1のマスクパターンを示す図である。

【図4】実施例4のマスクパターンを示す図である。

【図5】実施例6のマスクパターンを示す図である。

【図6】比較例のマスクパターンを示す図である。

【図7】露出部の一実施態様を示す図である。

【図8】実施例7で使用するマスクの露出部を示す図である。

【図9】実施例8で使用するマスクの露出部を示す図である。

【図10】実施例9で使用するマスクの露出部を示す図である。

【図11】実施例10で使用するマスクの露出部を示す図である。

【図面の簡単な説明】

【図1】本発明に使用するマスクの一例と横方向成長過程を示す図である。

【図2】本発明の半導体基板の断面構造を示す図である。

【図3】実施例1のマスクパターンを示す図である。

【図4】実施例4のマスクパターンを示す図である。

【図5】実施例6のマスクパターンを示す図である。

【図6】比較例のマスクパターンを示す図である。

【図7】露出部の一実施態様を示す図である。

【図8】実施例7で使用するマスクの露出部を示す図である。

【図9】実施例8で使用するマスクの露出部を示す図である。

【図10】実施例9で使用するマスクの露出部を示す図である。

【図11】実施例10で使用するマスクの露出部を示す図である。

【図9】実施例8で使用するマスクの露出部を示す図である。

【図10】実施例9で使用するマスクの露出部を示す図である。

【図11】実施例10で使用するマスクの露出部を示す図である。

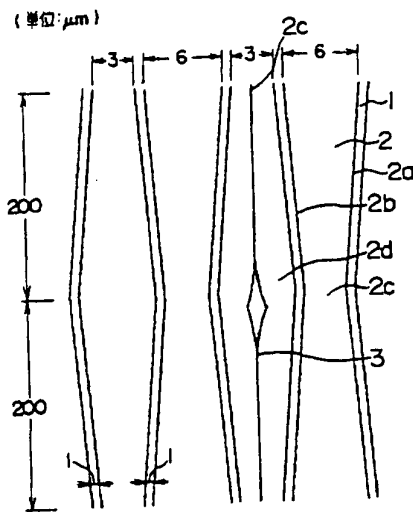
【符号の説明】

- 1 露出部
- 2 マスク部
- 3 成長前線
- 10 半導体基板
- 11 単結晶基板
- 12 基底層

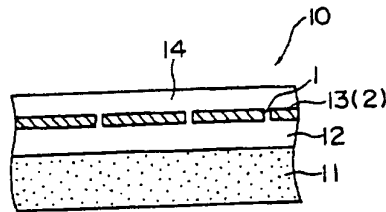
1.3 酸化物または高融点金属薄膜

1.4 エピタキシャル成長層

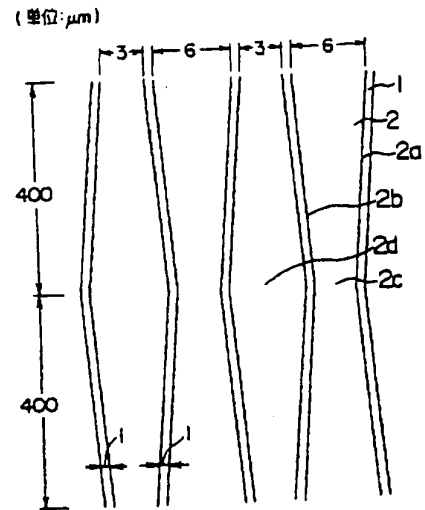
【図1】



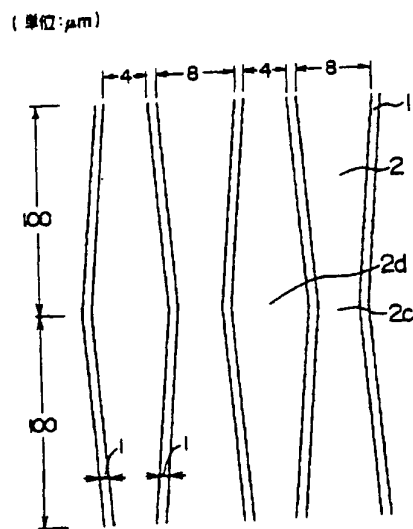
【図2】



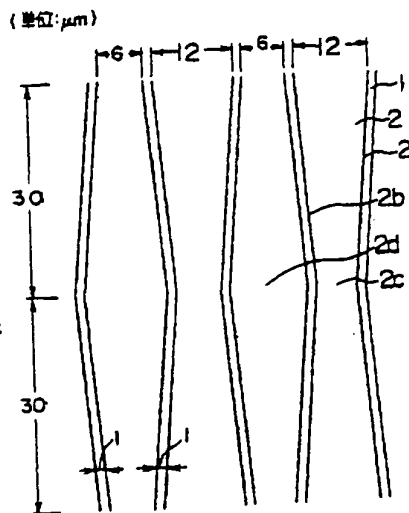
【図3】



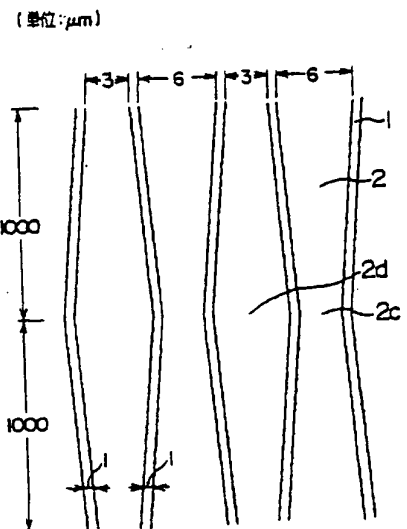
【図4】



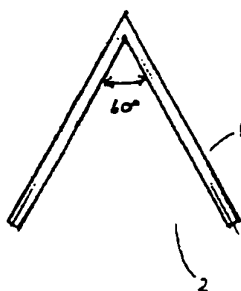
【図5】



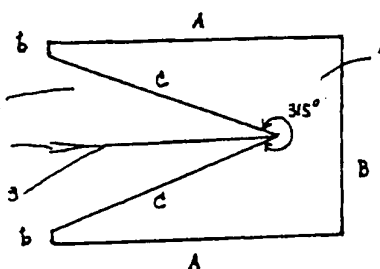
【図6】



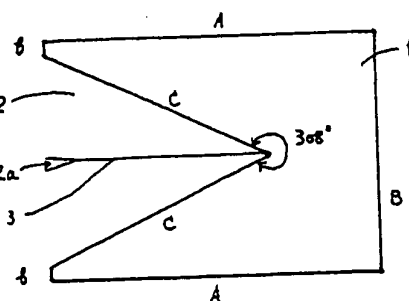
【図7】



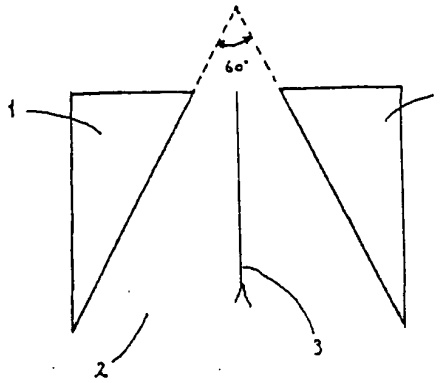
【図8】



【図9】



【図10】



【図11】

